

## YBaCuO積層型ジョセフソン接合

### YBaCuO Trilayer Josephson Junctions

佐藤 弘 赤穂 博司

H. SATO

H. AKOH

From the point of view of the digital application using high- $T_c$  superconductor, we have investigated YBaCuO/PrBaCuO/YBaCuO trilayer Josephson junctions, since trilayer Josephson junctions have great advantages to fabricate integrated circuits. In order to fabricate the trilayer Josephson junctions, we have developed thin film fabrication processes with precise orientation control, microfabrication processes with less damages, multilayer films technology. By combining these technologies, we have fabricated the YBaCuO/PrBaCuO/YBaCuO trilayer Josephson junctions. In this report, we report the fabrication technologies for trilayer Josephson junctions.

#### § 1 はじめに

本研究では、酸化物高温超電導体のエレクトロニクスへの応用上の特質を明らかにし、超電導現象固有の効果を利用した新機能素子を実現するための基盤技術を確立することを目標とする。特に、本研究では、単一磁束量子を用いた高温超電導電子素子の開発を目指し、高温超電導デジタル応用の観点から、将来集積化が可能な積層型ジョセフソン接合の研究開発を中心に行った。

超電導体特有の巨視的量子効果を利用すると、比較的大きなミクロンオーダーの超電導素子で、磁束を量子化する事ができる。この磁束量子を情報の一担体として電子素子に用いるのが磁束量子素子である。磁束量子は、 $10^{-18}$ Jという極めて小さなエネルギーを持ち、また光速の約10分の1の速度で走行する孤立波(ソリトン)として振る舞うという、デジタル処理に適した性質を有し、将来の超高速デジタルシステムの要素素子として期待されている。従来、金属系超電導体集積回路で用いられていたラッチ型ジョセフソン素子を高温超電導体素子で代替した場合、高温超電導体の大きなエネルギーギャップのため、超電導素子の長所の一つである低消費電力性を活かせない。一方、高温超電導磁束量子素子では、磁束量子の小さなエネルギーのため、たとえ大きなエネルギーギャップを持っていても、超高速、低消費電力を、液体ヘリウム温度以上の高温で実現できる可能性がある。

高温超電導磁束量子素子の実現には、基本構成要素であるジョセフソン接合の開発が求められる。さらに、高温超電導デジタル応用の観点からは、将来集積化が可能な積層型ジョセフソン接合が魅力的である。すなわち、積層型接合では、基板上的の任意の位置に素子を配置できること、またバリア層の厚さや接合寸法を精密に制御できるため、素子特性の制御が比較的容易であることなどの特徴を持つ。

高温超電導積層型ジョセフソン接合の開発には、(1)高品質でかつ高温超電導体固有の結晶配向の制御可能な高温超電導薄膜作製技術・高温超電導/バリア/高温超電導積層薄膜技術を軸に、(2)微細加工技術、接合プロセス技術、および接合特性制御技術、(3)集積化に不可欠な層間絶縁膜/超電導膜からなる多層膜技術などが重要である。これら技術を有機的に結合させ、組み合わせることで、高温超電導積層型ジョセフソン接合作製技術の確立、高温超電導ジョセフソン接合固有の現象の解明を行い、高温超電導磁束量子素子の実現を目指した。ここでは、特に積層型接合の作製技術や高性能化技術を中心に述べる。高温超電導積層型接合の物性に関しては、本特集号の「YBaCuO積層型接合の異方性ジョセフソン効果と物性」に詳細に述べられている。

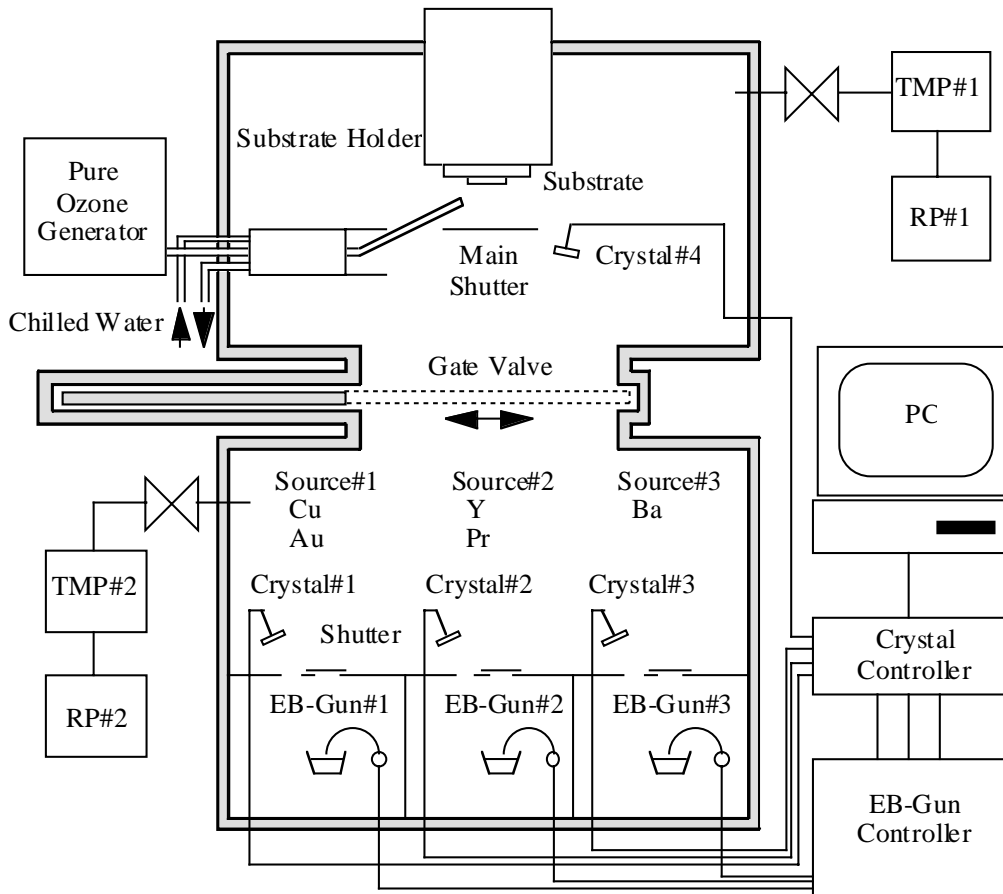


図1 純オゾンを用いた反応性同時蒸着装置の模式図。

## § 2 YBaCuO積層型接合の作製

### 2.1 薄膜作製技術

積層型ジョセフソン接合に必要な不可欠である表面の平滑な高品質高温超電導薄膜作製技術の確立を行った。対象とする高温超電導体には、液体窒素温度以上の $T_c$ を持ち、また最も研究が進んでいるYBaCuO超電導体に絞った。

薄膜作製法には、エピタキシャル成長、および組成制御性の観点から、反応性同時蒸着法<sup>1)</sup>で作製した。この作製方法では、YBaCuO薄膜の配向を、基板の結晶方位を変えることにより、容易に制御することが可能である<sup>2)</sup>。

積層型接合に用いるYBaCuO薄膜の配向には、これまで $c$ 軸配向YBaCuO薄膜<sup>3,4)</sup>、 $a$ 軸配向YBaCuO薄膜<sup>5-8)</sup>を用いた報告がされているが、ここでは(103)配向を選んだ。(103)配向を選んだ理由は、 $c$ 軸配向膜と比べて、接合界面に垂直方向に長いコヒーレンス長を持つことである。高温超電導体のコヒーレンス長は数nmと極めて短く、かつ異方的であるため、配向を制御しコヒーレンス長を有効に利用する事が必要である。また、比較的低温で作製す

る $a$ 軸配向膜とは異なり、 $c$ 軸配向薄膜と同等の高温で作製できるため、 $a$ 軸配向薄膜に比べ、容易に高い臨界温度を持つ薄膜を作製できる。さらに、 $a$ 軸配向膜とは異なり、(103)配向薄膜は膜面内に異方性を持つことも選択した理由である<sup>9)</sup>。

図1に、純オゾン<sup>10)</sup>を用いた反応性同時蒸着装置のブロック図を示す。本装置は、積層型接合作製用として新たに開発した。この装置は、高品質な積層型接合薄膜を形成するため、ゲートバルブに仕切られた試料室と材料室から構成される。材料室には3台の電子銃蒸着装置があり、任意の電子銃蒸着装置を選択・組み合わせることにより、真空を破ることなく接合試料を作製することが可能である。高品質YBaCuO薄膜を作製するためには、組成比を最適化することが重要である。そのため、金属Y、金属Ba、金属Cuを用い、各材料の蒸発を水晶振動子型膜厚計でモニターした。そのデータをコンピューターで処理し、各蒸着材料の蒸発速度を最適組成比となるようにフィードバックした。

基板は、図2に示すように、基板ヒーターブロックにネジを用いて固定した。基板温度均一化のためYBaCuO薄膜作製のため、基板と基板ヒーターの間にAl箔(15 $\mu$ m)/

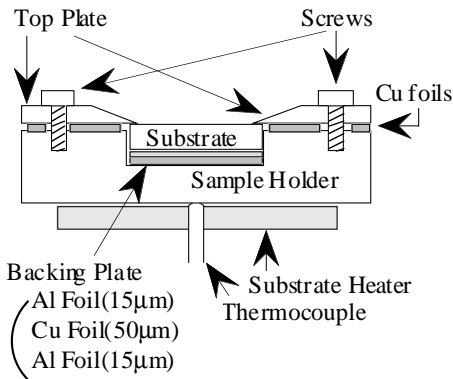


図2 基板ヒーターブロックの断面模式図。

Cu箔(50µm)/Al箔(15µm)からなるバックングプレートを挿入した。Al箔は、成膜後、基板を基板ヒーターから容易に分離するため導入した。基板温度は基板ヒーター裏面に設置された熱伝対で制御しており、典型的な基板温度は700 である。

YBaCuO薄膜の酸化を促進するため、純オゾン<sup>10)</sup>を用いた。オゾンは酸素ガス中の電気スパークにより発生させ、酸素との露点の差により精製した。オゾン容器温度の精密制御により蒸気圧を調整し、安定した流量のオゾンガスを、YBaCuO成膜中及び冷却中に、水冷ステンレスノズル<sup>11)</sup>を通して基板近傍に供給した。

この反応性同時蒸着法により、表面が平坦で、かつ $T_c$ が85K以上、 $J_c$ が77Kで $10^5$ A/cm<sup>2</sup>以上をもつYBaCuO膜を、大面積(15 × 15mm<sup>2</sup>)の基板上に再現性よく作製することができる。

2.2 微細加工技術

高温超電導積層型ジョセフソン接合を作製する場合、多くのドライエッチングを用いた微細加工技術を必要とする。しかし、通常のドライエッチング法では、高エネルギー - のイオンやレ - ザ - にさらされるため、試料の温度が局部的に上昇し、高温超電導膜から酸素が離脱することにより、しばしばその超電導特性が劣化する。このエッチング損傷を防ぎ、超電導特性の劣化の少ない微細加工技術として、液体窒素冷却によるECRプラズマエッチング技術を開発した<sup>12,13)</sup>。

図3に、使用したECRプラズマエッチング装置の模式図を示す。エッチングガスには、Arガスを用いた。ECRプラズマは、印加されるマイクロ波と磁気コイルによって加えられる磁界が、ECR条件を満たすことにより生成される。生成されたプラズマのArイオン運動エネルギーは、加速電圧によって制御することができる。ECRプラズマエッチング法は、他のイオンエッチング法に比べ、ガス圧が低く、イオン運動エネルギーを低くかつ安定に

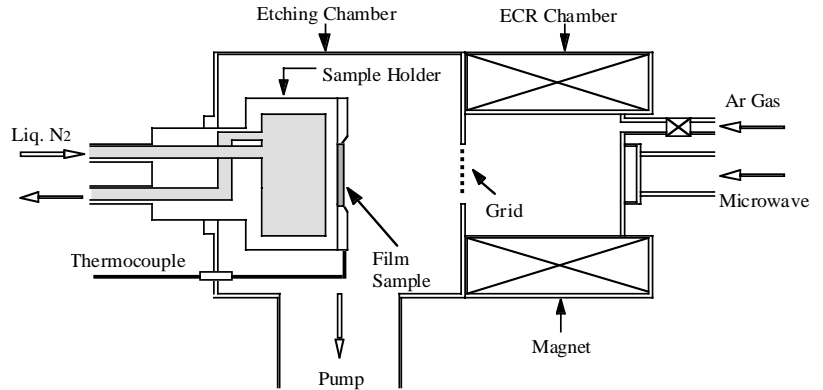


図3 液体窒素冷却ECRプラズマエッチング装置。

制御できるため、損傷の少ないエッチング法である。通常、試料ホルダ - は、試料温度上昇を防ぐため水冷されているが、本装置では、よりエッチング損傷を防ぐため、試料ホルダ - を液体窒素で冷却するよう装置を工夫した。

典型的な条件は、Arガス16 sccm、チャンパー圧力1mTorr、マイクロ波出力350 W、加速電圧-240Vで、このときのArイオン電流密度は150µA/cm<sup>2</sup>、YBaCuO薄膜のエッチングレートは5 ~ 6nm/minであった。

液体窒素冷却エッチング法の有効性を実証するため、5 水冷エッチング法と比較しながら、微細加工したYBaCuO膜の超電導特性に対するエッチング損傷を評価した。図4は、液体窒素冷却および5 冷却でエッチングしたYBaCuO膜に対する $J_c$ の線幅依存性を示す。図から明らかなように、液体窒素冷却の場合は、5 水冷に比べて、約1桁から2桁程度 $J_c$ が大きくなっているのが分かる。すなわち、試料を液体窒素冷却することにより、Arイオン衝突による局部的温度上昇を抑えるとともに、YBaCuO薄膜内からの酸素の離脱を防ぎ、損傷を小さくすることができると思われる。

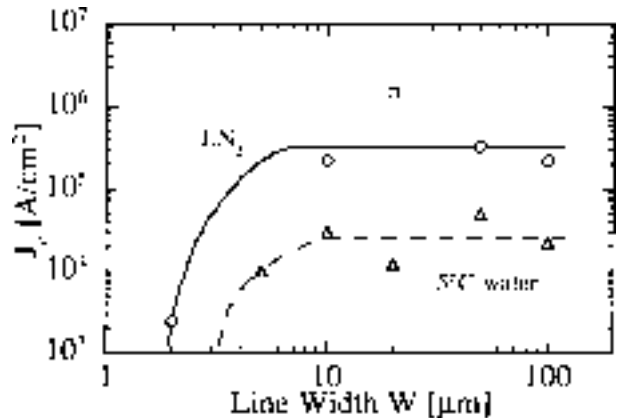


図4 液体窒素冷却ECRドライエッチング法で微細加工を行った、YBaCuO薄膜 $J_c$ の線幅依存性。比較のため、5 水冷における $J_c$ の線幅依存性をあわせて示す(○ : LN<sub>2</sub>冷却、△ : 5 水冷)。

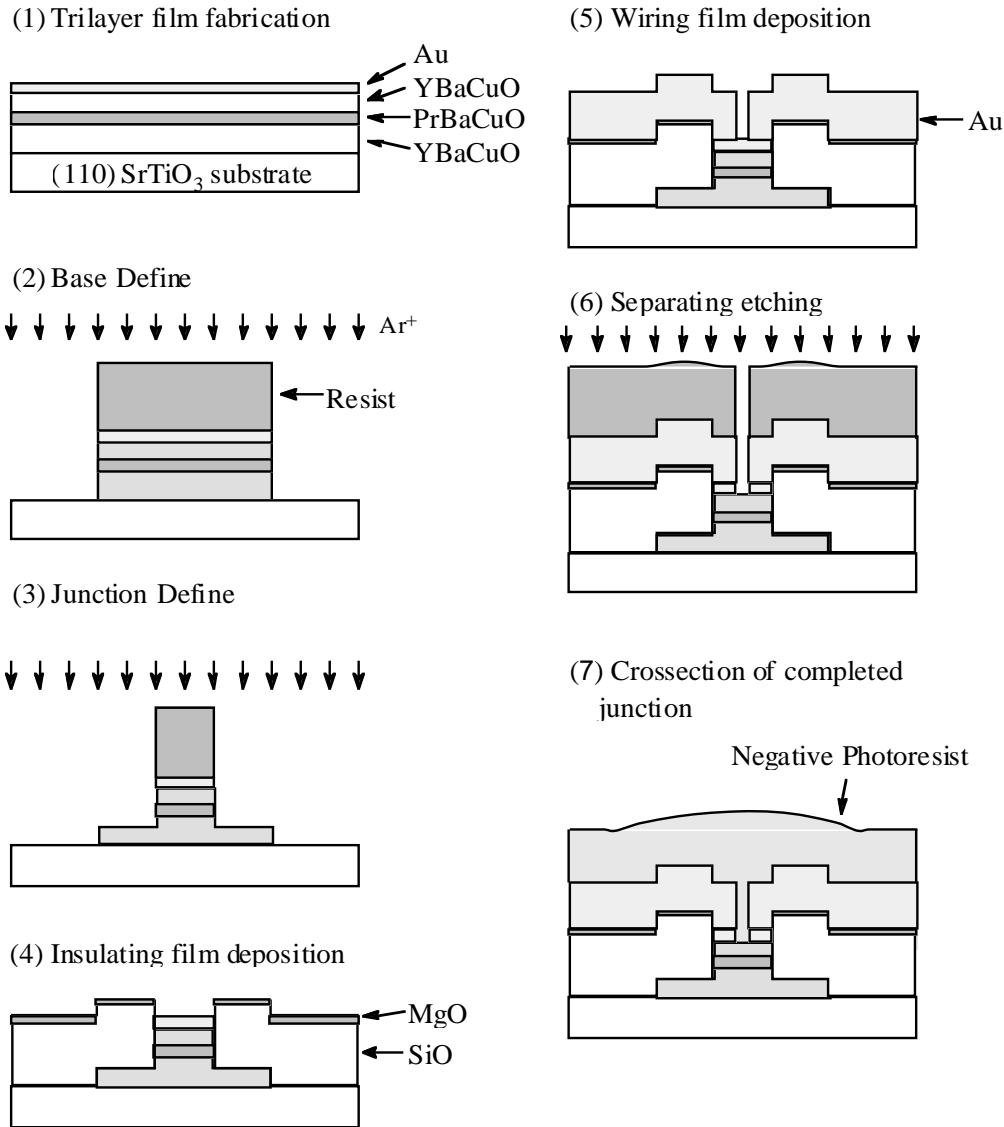


図5 積層型接合作製プロセスの模式図。

### 2.3 積層型接合作製プロセス

高温超電導積層型ジョセフソン接合として、電極材料にYBaCuOを用い、バリア材料にはYBaCuOと格子整合性のよいPrBaCuOを用いた、SNS（超電導体 - 常電導体 - 超電導体）接合を作製した。図5に、YBaCuO積層型接合の作製プロセスを示す。積層型接合は、Nb系集積回路プロセスに準じ、基板全面に接合形成後、素子を分離する方法で作製した<sup>4,14-16</sup>。(1)積層薄膜作製プロセス：最初に、純オゾンを用いた反応性同時蒸着法により、YBaCuO/PrBaCuO/YBaCuO積層膜を同一真空中で基板全面に作製する。下部電極YBaCuO膜、バリアPrBaCuO膜、上部電極YBaCuO膜、全てを(103)配向にエピタキシャル成長させるため、(110)配向SrTiO<sub>3</sub>基板を用いた。蒸着中、基板温度は720 Kに固定した。純オゾンガスを、積層薄膜蒸着中、および冷却過程で供給した。基板温度

100 Kまで冷却したところで、純オゾンガスの供給を停止し、以後のプロセスから積層薄膜を保護するため、同一真空中でAu薄膜(100nm)を真空蒸着した。(2)(3)下部電極・接合パターンの形成：上部電極の下部電極および接合パターンは、通常のリソグラフィープロセスで形成した。レジストには、MicroPosit 1400-31（レジスト膜厚2μm）を用いた。微細加工には、超電導特性の劣化を防ぐため、液体窒素冷却ドライエッチング法で行った。(4)層間絶縁膜：層間絶縁膜には、SiO(360nm)/MgO(20nm)からなる二層膜を、(3)の接合パターン形成後、レジストを除去することなく、セルフアライン法で作製した。(5)配線層：配線層Au薄膜(800nm)はリフトオフ法で形成した。(6)接合面積10×10μm<sup>2</sup>より大きな接合では、接合特性を4端子法で測定するため、接合上部の保護用Au薄膜を分割した。(7)測定中の劣化を防ぐ目的から、ネガレジストを塗布して接合試料が完成した。

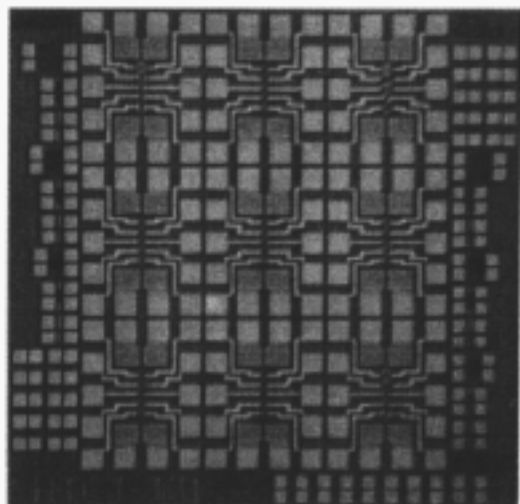


図6 作製した積層型接合の顕微鏡写真。

伴った、RSJ的な特性をもつ。接合抵抗状態部分の外挿線が原点を横切ることから、マイクロピンホールなどによる超電導リーク電流がないことを示唆している。現在のところ、ヒステリシスの起源は明らかでない<sup>17-20)</sup>が、おそらく低温におけるPrBaCuOバリアの半導体的特性を反映していると考えられる。測定温度を25 K以上にすると、ヒステリシスは観測されなくなり、RSJ的な特性を示した。臨界電流 $I_c$ 及び接合抵抗 $R_n$ は4.2Kで、5.6 mA、26.9 mΩであった。そのため、 $I_c R_n$ 積は150 μV、臨界電流密度 $J_c$ は620 A/cm<sup>2</sup>、規格化接合抵抗 $R_n A$ は $2.4 \times 10^{-7} \Omega \text{cm}^2$ であった。ここでAは接合の面積である。

この接合に、マイクロ波を照射した結果、作製した接合は交流ジョセフソン効果によるシャピロステップを示した(図7(b))。さらにマイクロ波の出力を増加させるにつれ $I_c$ は周期的に振動し、完全にゼロとする事ができた。

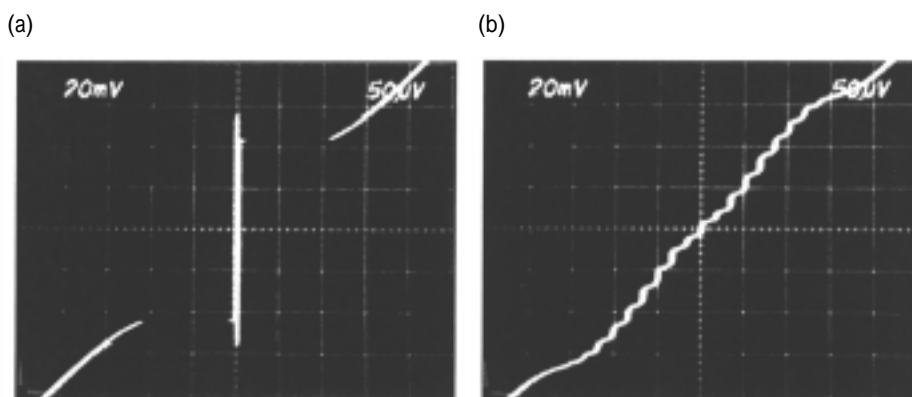


図7 作製したYBaCuO/PrBaCuO/YBaCuO積層型接合の、4.2Kにおける典型的なI-V特性。接合面積は30 × 30 μm<sup>2</sup>。(a)マイクロ波照射なし。(b)マイクロ波、8.05GHz照射。(x:50 μV/div., y:2 mA/div.)

図6に作製したYBaCuO積層型接合、1チップの顕微鏡写真を示す。1チップは4mm×4mm<sup>2</sup>で、15×15mm<sup>2</sup>の基板の上に図6チップを9つ作製できる。1チップには、9つのベースパターンが配置されており、1つのベースパターンに5つの接合が配置されている。そのため、1回のプロセスで405個(5接合×9ベースパターン×9チップ)の接合を作製することができる。接合面積は2×2 μm<sup>2</sup>から50×50 μm<sup>2</sup>である。下部電極へのコンタクトはジャンクションパッドを用いている。素子加工後の下部電極の $T_c$ は85 Kであった。これは単層YBaCuO膜の $T_c$ (83 ~ 86 K)とほぼ等しく、微細加工プロセスによる積層膜の劣化は少ないと考えられる。

2.4 接合特性

図7に4.2Kにおける30 × 30 μm<sup>2</sup>接合の典型的な電流-電圧特性を示す。下部YBaCuO電極、PrBaCuOバリア、上部YBaCuO電極の膜厚は、140nm、45nm、70nmである。図7(a)から明らかのように、接合はヒステリシスを

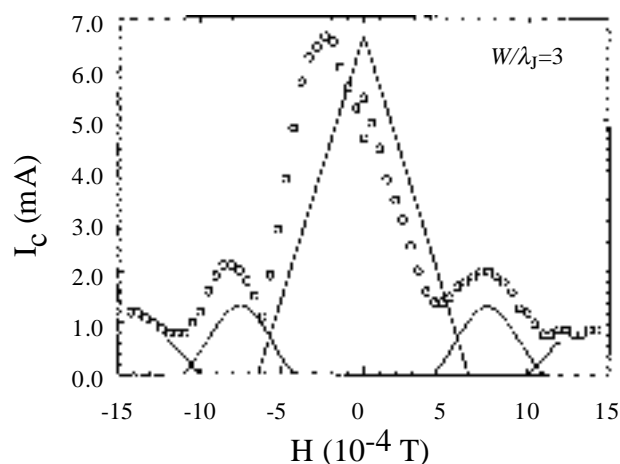


図8 作製した(103)配向YBaCuO/PrBaCuO/YBaCuO積層型接合の4.2Kにおける、臨界電流 $I_c$ の外部磁場依存性。は実験結果を示し、実線は、Owen-Scalapinoの1次元モデルに基づく数値シミュレーションの結果を示す。

図8に、作製した(103)配向YBaCuO/PrBaCuO/YBaCuO積層型接合における、臨界電流 $I_c$ の外部磁場依存性を示す。接合面積は $30 \times 30 \mu\text{m}^2$ 、測定温度は4.2Kである。は実験結果を示しており、直流ジョセフソン効果に基づく、フラウンホーファー干渉パターンを示している。フラウンホーファー干渉パターンの各臨界電流の最小点がゼロになっておらず、また自己磁場の影響と考えられるパターンの傾きが観察されることから、作製した接合はいわゆる大きな接合として振る舞っていると考えられる。大きな接合として振る舞いを明らかにするため、Owen-Scalapinoの1次元モデルに基づく数値シミュレーションを行った。ジョセフソン侵入長( $\lambda_j$ )に対して、接合1辺の長さ( $W$ )を3倍に仮定したところ、図8の実線で示すように、フラウンホーファー干渉パターンの各最小点の周期が実験結果と良く一致することが分かった。定量的な差異は、モデルで1次元モデルを用いたこと、自己磁場の影響を考慮していないためであると考えられる。

以上より、作製した接合がジョセフソン接合として振る舞うことが確認され、高温超電導デバイス実現に有望であることが分かった。

### § 3 接合の高性能化

#### 3.1 接合パラメータ分布の改善

高温超電導デジタル応用においては、臨界電流や接合抵抗などの接合特性の均一性や再現性が極めて重要である。たとえば、100個から1000個の接合から成る小規模回路を動作させるには、接合の特性パラメータの分布として、標準偏差 $1-\sigma$ で10%以下にする必要がある。積層型接合に比較して作製が簡単なランプエッジ型接合においては $1-\sigma$ として20%が報告<sup>21)</sup>されているが、積層型接合では1桁以上大きな特性分布しか得られていない。また、多くの接合で、外部磁場で変調されない余剰電流 $I_0$ を観測している。

ここでは、YBaCuO積層型接合における特性の分布改善を目的に研究を進めた<sup>22,23)</sup>。具体的には、YBaCuO/PrBaCuO/YBaCuO積層膜作製において、下部電極上の析出物がバリア膜厚の不均一をもたらし、接合特性のばらつきやマイクロピンホールの原因となると考えた。Schulteら<sup>24)</sup>は、詳細なYBaCuO表面観察の結果、BaとCuの比を2:3とすることで、表面析出物の密度を抑えることができることを見いだした。また過剰なYは表面に析出せずYBaCuO薄膜中に取り込まれることをみいだした。この指針に従い、組成を制御したYBaCuO薄膜を作製し、表面をSEM観察した結果、組成をY:Ba:Cu=1:1.8:

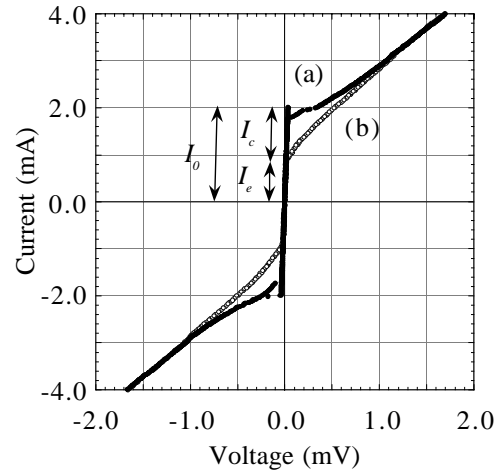


図9 (a)組成比を1:1.8:2.5に制御したYBaCuO下部電極を用いた接合の典型的な $I$ - $V$ 特性。接合面積は $5 \times 5 \mu\text{m}^2$ 、測定温度は4.2K。(b)同じ接合の外部磁場を印加時の $I$ - $V$ 特性。外部磁場を超電導電流が最小とするように制御した。

2.5とすることで、析出物の少ないYBaCuO薄膜が得られることが分かった。AFMによる表面モホロジー観察の結果、 $20 \times 20 \mu\text{m}^2$ の領域において、40nmを越える析出物は、3個程度であった。また、ここで作製したYBaCuO薄膜は、組成を正規組成より変化させたにも関わらず、 $15 \times 15 \text{mm}^2$ 基板全面にわたり、 $T_c$ の分布を $85 \text{K} \pm 1 \text{K}$ 以下であることも明らかになった。

図9(a)に、組成比を1:1.8:2.5に制御したYBaCuO下部電極を用いた接合の、典型的な $I$ - $V$ 特性を示す。接合面積は $5 \times 5 \text{mm}^2$ 、測定温度は4.2Kである。図より明らかのように、接合はRSJ的な特性を示した。この接合に外部磁場を印加したところ、超電導電流の変調は観測されたが、完全にゼロにする事はできなかった(図9(b))。接合特性を正確に評価するため、図中に示すように、(ジョセフソン臨界電流 $I_c$ ) = (全臨界電流 $I_0$ ) - (余剰電流 $I_e$ )と定義する。図の接合では、それぞれ $I_c = 1.2 \text{mA}$ 、 $I_0 = 2.0 \text{mA}$ 、 $I_e = 0.8 \text{mA}$ である。 $R_n$ は $0.64 \Omega$ であったため、 $I_c R_n$ 積は $770 \mu\text{V}$ である。磁場変調率を $I_e/I_0$ と定義すると、60%であった。

図10に作製した $5 \times 5 \mu\text{m}^2$ 接合18個に対する、(a) $I_c$ 、 $I_e$ 、(b) $R_n$ の分布を示す。測定温度は4.2Kである。接合は、 $15 \times 15 \text{mm}^2$ 基板全面に作製した。 $I_c$ 、 $I_e$ 、 $R_n$ の平均は $730 \mu\text{A}$ 、 $890 \mu\text{A}$ 、 $0.72 \Omega$ 、 $1-\sigma$ 分布は25%、22%、10%であった。磁場変調率は25%から75%まで分布しており、平均は45%であった。

$R_n$ の分布が $I_c$ の分布の半分程度と非常に良い値を示している。これは、定性的にはランプエッジ接合に対する結果と同様で<sup>21)</sup>、 $I_c$ の変化はバリア膜厚に対し指数的に、一方 $R_n$ の変化は線形的に変化するため、 $I_c$ に対する接合間のばらつきのほうが $R_n$ に対するばらつきに比べ大きく

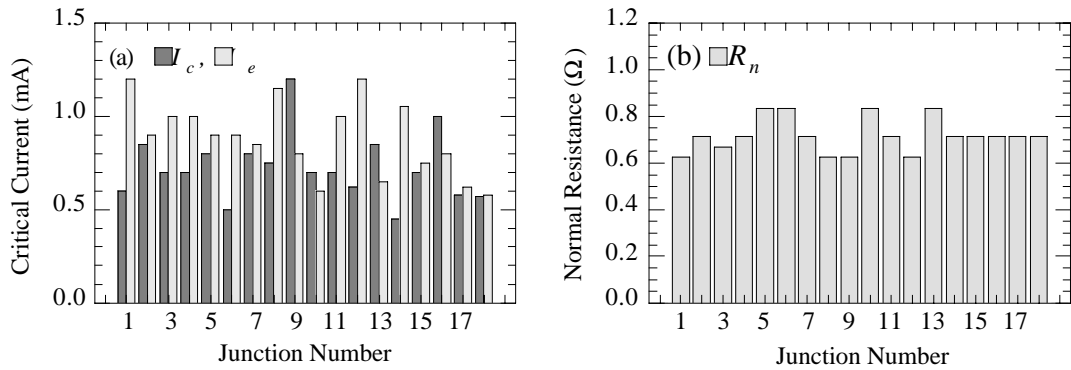


図 1 0 作製した $5 \times 5 \mu\text{m}^2$ 接合18個に対する、(a)  $J_c$ ,  $I_c$  (b)  $R_n$  の分布。測定温度は4.2K。

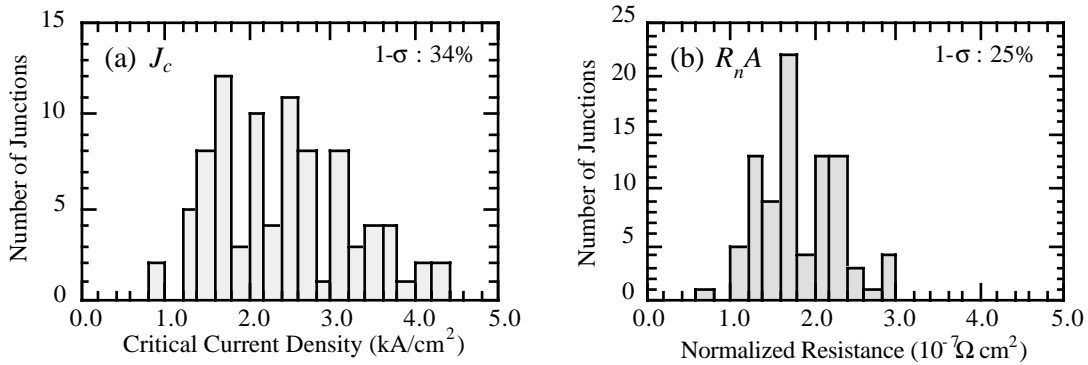


図 1 1 4.2Kにおける $15 \times 15 \text{mm}^2$ 基板内での88個の接合の、(a)  $J_c$  および (b)  $R_n A$  の分布。

なると考えられている。

実際の回路応用を念頭に置き、種々の面積の接合について  $J_c$  及び規格化接合抵抗  $R_n A$  の分布を評価した。ここで  $A$  は接合面積である。面積  $20 \times 20 \mu\text{m}^2$  以上のほとんどの接合において、フラックスフロー的な  $I$ - $V$  特性を示した。これは、AFMで観察された比較的大きな析出物によるショートが原因であると考えている。図 1 1 (a) および (b) に、4.2Kにおける $15 \times 15 \text{mm}^2$ 基板内での88個の接合の  $J_c$  および  $R_n A$  の分布を示す。接合サイズは  $3 \times 3 \mu\text{m}^2 \sim 10 \times 10 \mu\text{m}^2$ ,  $3 \mu\text{m} \times 10 \mu\text{m}$  である。 $J_c$  及び  $R_n A$  の平均は  $2.4 \text{ kA/cm}^2$ ,  $1.8 \times 10^{-7} \Omega \text{cm}^2$ ,  $1$ - $\sigma$  分布は34%, 25%である。これまでの作製技術では、ここで得られた結果の数倍の分布を有していたため、析出物密度を減少させる方法が、接合パラメーターの分布を改善するのに有効であることが分かった。現在までに報告されているランプエッジ型接合やステップエッジ型接合における  $J_c$  と  $R_n A$  の分布については、 $1$ - $\sigma$  が平均値の15%-35%程度<sup>21)</sup>であるため、ここで得られた積層型接合は、ランプエッジ接合より複雑な構造を持ち、かつより多くのプロセスにより作製されるにもかかわらず、その特性分布はほぼ同等であることが分かった。

測定温度50Kにおいては、 $J_c$  及び  $R_n A$  の平均は  $400 \text{ A/cm}^2$ ,  $1.2 \times 10^{-7} \Omega \text{cm}^2$ ,  $1$ - $\sigma$  分布は38%, 21%で、接合パラ

メーター分布については4.2Kにおける結果と同様であった。

以上より、下部YBaCuO電極上の析出物密度を減少させることにより、接合パラメーター分布を改善できることが分かった。また、得られた分布は、ランプエッジ型接合と同等であることが分かった。

### 3.2 接合特性の再現性

ここでは、異なる基板に作製した2つの試料間における接合特性の再現性について述べる<sup>25)</sup>。以後、それぞれの試料を試料1、試料2と記述する。

基板間での特性の再現性を評価するため、面積が  $4 \times 4 \mu\text{m}^2$  から  $10 \times 10 \mu\text{m}^2$ ,  $4 \mu\text{m} \times 10 \mu\text{m}$  の接合について、それぞれの試料についてジョセフソン臨界電流密度  $J_c$  の分布を調べた。積層薄膜は  $15 \times 15 \text{mm}^2$  角(110)SrTiO<sub>3</sub>基板全面に作製した。各層の膜厚は、下部YBaCuO電極150nm, PrBaCuOバリア35nm, 上部YBaCuO電極75nmに固定した。作製した接合は、試料1、試料2どちらもRSJ的な  $I$ - $V$  特性を示した。また、いくつかの余剰電流を伴うもののフラウンホーファー干渉パターンを示し、ジョセフソン接合として振る舞うことを確認した。

図 1 2 (a)に4.2Kにおける、試料1の接合に対する  $J_c$  の分布を示す。接合総数は43個である。図から分かるよ

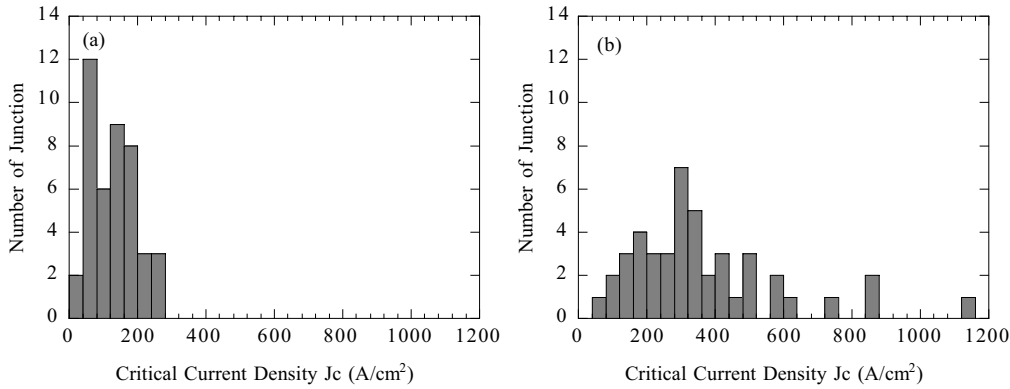


図 1.2 4.2Kにおける接合に対する $J_c$ の分布((a):試料 1, (b):試料 2)。

うに、試料 1 の接合において、 $J_c$ は、平均値( $120\text{A}/\text{cm}^2$ )付近を中心に分布し、標準偏差  $1-\sigma$  は平均値の 5.7% であった。図 1.2 (b)に 4.2Kにおける、試料 2 の接合に対する $J_c$ の分布を示す。接合総数は 12 個である。図から分かるように、試料 2 の接合において、 $J_c$ は、平均値( $360\text{A}/\text{cm}^2$ )付近を中心に分布し、 $1-\sigma$ は平均値の 62% であった。

以上のことから、異なる基板上に作製した 2 つの試料間において接合特性に多少のばらつきはあるものの、係数で 3 程度の再現性が得られていることが分かった。試料間で特性にばらつきがある原因としては、PrBaCuO バリア層の膜厚の制御が十分ではないことが考えられる。作製した積層膜の膜厚の設計値に対する精度は  $\pm 15\sim 20\%$  であり、このことが、試料間における接合特性のばらつきの原因であると考えられる。

### 3.3 バリアに対するプラズマ処理

高温超電導磁束量子素子では、高速動作のため、大きな  $I_c R_n$  積を有するジョセフソン接合が望まれる。高温超電導体を用いた積層型接合やランプエッジ型接合では、 $I_c R_n \propto J_c^{1/2}$  なるスケーリング則が成立することが明らかになっている<sup>26)</sup>。このスケーリング則を用いると、大きな  $I_c R_n$  積を有するジョセフソン接合作製のためには、大きな臨界電流を有する接合の作製すればよいことがわかる。単純には、PrBaCuO バリアの膜厚を薄くする事により達せられるのは明らかであるが、これを実験的に達するには、バリア膜厚の減少に伴い増加すると考えられるピンホールの密度や特性を制御する必要がある。ピンホール密度減少のためには、平坦な表面を有する下部 YBaCuO 薄膜の作製し、かつ均一な PrBaCuO バリアを作製する必要がある。しかし、これら薄膜作製技術には限界があり、将来の数インチ規模の基板全面にわたり、完全に平坦な下部電極、完全に均一なバリアを作製することは難しい。そのため、ピンホールの特性や密度を制御する技術や、ピンホール避けて接合を作製する技術が、

集積回路を作製する上で必要な技術となる。

ここでは、ピンホールの特性を制御するため、Ar プラズマ処理を積層薄膜作製プロセスに導入した。Ar プラズマ処理は、YBaCuO 下部電極の特性を低下を防ぐため、PrBaCuO バリアを作製後に同一真空中で行った。純オゾンガスは、Ar プラズマ処理の間、供給を停止した。Ar ガスを  $25\text{sccm}$  導入し、チャンバー真空度を  $10\text{mTorr}$  に制御した。Ar プラズマは、RF 信号 (パワー密度  $0.53\text{W}/\text{cm}^2$ ) を基板ヒーターに印加し発生させた。処理時間は 10 分とした。Ar プラズマ処理前後で、RHEED による薄膜表面観察を同一真空中で行ったが、特筆すべき変化は観察されなかった。このことから、Ar プラズマ処理は PrBaCuO バリアの結晶構造には影響しないと考えている。Ar プラズマ処理後、純オゾンガスの供給を再開し、以後、通常のプロセスで積層型接合試料を完成した。下部電極の  $T_c$  は Ar プラズマ処理導入にも関わらず、 $83\text{K}$  と良好な値を示した。このため、Ar プラズマ処理による下部 YBaCuO 電極への影響は避けられたと考えている。

図 1.3 に PrBaCuO バリアの膜厚を  $35\text{nm}$  にて、Ar プラ

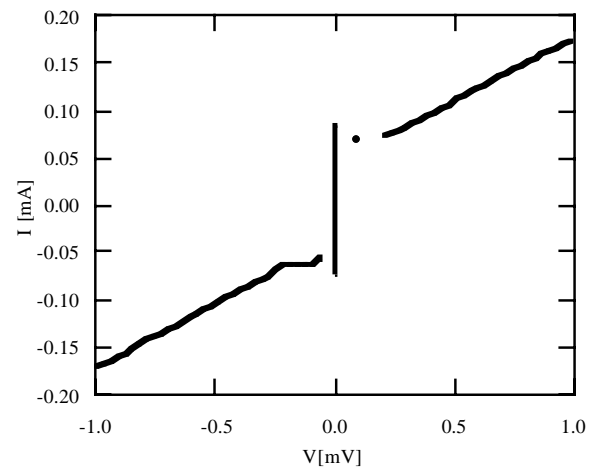


図 1.3 Ar プラズマ処理を施し作製した接合の、4.2K における  $I$ - $V$  特性。接合サイズは  $10 \times 10 \mu\text{m}^2$  (x:  $500 \mu\text{V}/\text{div.}$ , y:  $50 \mu\text{A}/\text{div.}$ )。

ズマ処理を施し作製した接合の、4.2 Kにおける $I$ - $V$ 特性を示す。接合サイズは $10 \times 10 \mu\text{m}^2$ である。接合はヒステリシスを伴ったRSJ的な $I$ - $V$ 特性を示した。 $I_c = 85 \mu\text{A}$ 、 $R_n = 4.0 \Omega$ 、出会ったため、 $I_c R_n$ 積は $340 \mu\text{V}$ 、 $J_c$ は $85 \text{A/cm}^2$ 、 $R_n A$ は $4 \times 10^{-6} \Omega\text{cm}^2$ であった。図7の接合と比較しても、バリア膜厚を45nmから35nmと薄膜化したにも関わらず、 $J_c$ は約1桁低下し、また $R_n A$ も1桁以上高くなっていることが分かった。そのため、Arプラズマ処理を用いることにより、ピンホールの特性制御が可能であると考えられる。

Arプラズマ処理を用いて、PrBaCuOバリア膜厚0nm（バリアなし）～50nmを有する接合を作製したところ、バリア膜厚10nm以上の接合においてRSJ的な特性を示した。PrBaCuOバリア膜厚、0nm、及び5nmの接合については、ショート的な特性を示した。バリア膜厚0nmの接合がショート的な性質を示したことから、Arプラズマ処理により、表面に劣化層が形成されそれがバリアとして振る舞うというモデルは否定された。また、バリア厚5nmの接合でショート的な特性が観測されたことから、PrBaCuOバリアの薄い接合では、ピンホール密度が著しく増加し、ここで用いたArプラズマ処理の条件では、全てのピンホールの改質を行うことができないと考えられる。

以上より、Arプラズマ処理は、極薄PrBaCuOバリアを有する積層型接合の作製に有効な手段であることが分かった。

### 3.4 電子ビームによる微小接合

ここでは、ピンホールを確率的に避けるべく、またいわゆる小さい接合として振る舞う、ジョセフソン進入長より1辺の長さの短い微小高温超電導積層型接合を作製すべく、電子ビーム直接描画技術を用い、接合寸法 $1 \times 1 \mu\text{m}^2$ の高温超電導積層型接合の作製を試みた<sup>27)</sup>。

作製プロセスは、我々の通常の積層型接合作製プロセスを元に、接合作製プロセスのみ、電子ビーム直接描画技術を用いて作製した。

積層薄膜は、純オゾンを用いた反応性同時蒸着法で作製した。高い $I_c R_n$ 積のジョセフソン接合を得るため、PrBaCuOバリア成膜後、Arプラズマ処理（Ar:10sccm, 10 mTorr, RF信号密度:0.53 W/cm<sup>2</sup>）を10分間行った。ベースパターンの微細加工は、通常のプロセスに従い、液体窒素冷却ECRドライエッチング法で行った。

接合部の描画には、電子ビーム直接描画法を用いた。我々の作製プロセスでは、層間絶縁膜のパターン形成にセルフアライン法を用いるため、ここでは、高いアスペクト比が得られる2層レジスト法<sup>28-30)</sup>を用いた。2層レ

ジストには、下層にアスペクト比を確保するためPMMA～1 $\mu\text{m}$ を、上層に高解像度パターンを得るため $\alpha\text{M-CMS}$ ～500nmを用いた。上層 $\alpha\text{M-CMS}$ に対し、電子ビーム露光を行った。露光には日本電子製電子ビーム露光装置JBX-5D2Uを用いた。主な描画条件は、加速電圧25kV、ビームサイズ100～200nm、このときのビーム電流は150～180pAで行った。露光はベクタスキャンモードで行い、スキャンステップを50nmとした。10 $\times$ 10mm<sup>2</sup>基板に露光を行うのに、約60分を要した。その後、iAA/DnBEにより現像を行い、パターンを形成した。下層PMMAは、上層の $\alpha\text{M-CMS}$ パターンをマスクとして、短波長紫外線により露光した。PMMAの現像には、MIBKを用いた。以後、通常のプロセスに従い、液体窒素冷却ECRドライエッチング法によりエッチングを行い、層間絶縁膜にSiO<sub>2</sub>(360nm)、MgO(20nm)を連続蒸着した。リフトオフのためアセトンに浸し、層間絶縁膜パターンを形成し

図14 作製した $1 \times 1 \mu\text{m}^2$ 接合のSEM写真。

た。金配線層を、リフトオフ法で作製し接合を完成した。作製した接合面積は $1 \times 1 \mu\text{m}^2 \sim 10 \times 10 \mu\text{m}^2$ 、PrBaCuOバリア膜厚は25nmである。本プロセスでは接合面積が小さいため、接合上部でAu電極を分離せず、3端子法による $I$ - $V$ 測定を行った。

図14に作製した $1 \times 1 \mu\text{m}^2$ 接合のSEM写真を示す。写真中、矢印で示された四角の領域が $1 \times 1 \mu\text{m}^2$ 接合である。水平の白い帯が金の配線、縦の黒い帯が下部YBaCuO電極である。

図15に作製した $1 \times 1 \mu\text{m}^2$ 接合の4.2 Kにおける $I$ - $V$ 特性を示す。PrBaCuOバリア膜厚は25nmである。図より明らかのように、作製した接合はRSJ的な $I$ - $V$ 特性を示した。接合の $I_c$ 、 $R_n$ はそれぞれ1.3 $\mu\text{A}$ 、200 $\Omega$ で、 $I_c R_n$ 積は $260 \mu\text{V}$ 、 $J_c = 130 \text{A/cm}^2$ と見積もられた。 $I_c$ が傾いているのは、3端子法により測定を行ったためと考えられる。しかし、この残留抵抗は、Au配線層から期待される抵抗と比較して

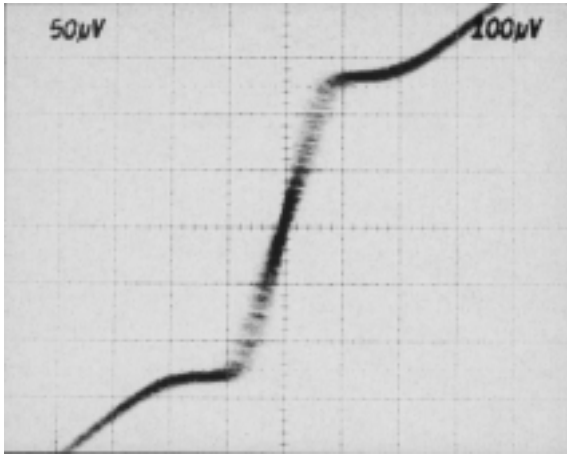


図 1 5 作製した $1 \times 1 \mu\text{m}^2$ 接合の4.2 Kにおける $I$ - $V$ 特性(x:100 $\mu\text{V}/\text{div.}$ , y:0.5 $\mu\text{A}/\text{div.}$ )。

非常に大きいことから，上部YBaCuO電極とAu配線層の間の界面抵抗，もしくは接合部周辺の段差により，実効的に膜厚の薄いAu配線による可能性がある。

作製した接合がジョセフソン接合として振る舞うかどうか確認するため，接合に外部磁場を印加した。外部磁場 $7.6 \times 10^{-3} \text{T}$ を印加したとき， $I_c$ は最小値0.9 $\mu\text{A}$ を示し， $I_c$ は30%程度変化することが分かった。

積層型接合作製プロセスに，電子ビーム直接描画法を組み合わせるにより，接合面積 $1 \times 1 \mu\text{m}^2$ の微小積層型接合の作製に成功した。作製した接合は外部磁場の変化に対し， $I_c$ の変調が観測され，ジョセフソン接合として振る舞うことを確認した。以上より，電子ビーム直接描画法が，微小接合作製に有効であることが分かった。

### 3.5 CeO<sub>2</sub>層間絶縁膜

グランドプレーンや配線まで含めた全高温超電導集積回路を実現する上で重要な要素として，層間絶縁膜があげられる。一般に，層間絶縁膜には，ピンホールがなくリーク電流が小さいこと，デバイスの高速動作に適した小さな誘電率を持つことが要求される。さらに，酸化物超電導体の場合には，絶縁膜上の超電導体の結晶性が確保できることも必要不可欠である。ここでは，高温超電導デバイス用の層間絶縁膜として，YBaCuOに対して適切な格子整合性を持ち，誘電率が小さいCeO<sub>2</sub>を採用した。CeO<sub>2</sub>絶縁膜の絶縁抵抗，上下YBaCuOブリッジの特性を調べるため，YBaCuO/CeO<sub>2</sub>/YBaCuO積層構造からなるクロスオーバー構造を試作した<sup>31-33</sup>。

作製したクロスオーバー構造の断面模式図を図16に示す。基板には(100)MgO単結晶を用いた。クロスオーバー構造は，バッファ層CeO<sub>2</sub>膜(200nm)，下部YBaCuOブリッジ(150nm)，層間絶縁膜CeO<sub>2</sub>膜(300nm)，上部

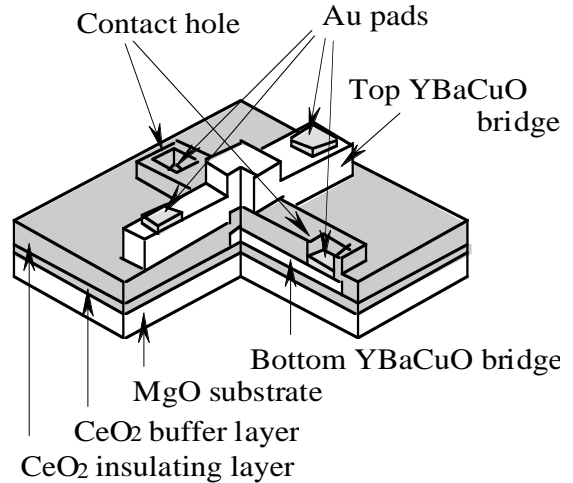


図 1 6 作製したクロスオーバー構造の断面模式図。

YBaCuOブリッジ(450nm)の4層積層構造とした。CeO<sub>2</sub>膜は，rfマグネトロンスパッタリング法で作製した。基板温度は800 Kとした。上部及び下部YBaCuOブリッジは純オゾンを用いた反応性同時蒸着法により作製した。上部及び下部YBaCuOブリッジの微細加工，および下部電極へのコンタクトホール形成には，液体窒素冷却ドライエッチング法により形成した。電極には金のパッドを用いた。ブリッジ幅は，上部・下部電極とも $10 \mu\text{m} \sim 50 \mu\text{m}$ ，クロスオーバー構造の面積は， $10 \times 10 \mu\text{m}^2 \sim 50 \times 50 \mu\text{m}^2$ とした。X線回折測定の結果，CeO<sub>2</sub>薄膜は(100)配向，YBaCuO薄膜はc軸配向していることが分かった。

図17は，下部YBaCuOブリッジ(実線)，上部YBaCuOブリッジ(波線)に対する典型的な抵抗率の温度依存性を示す。図から明らかなように，下部ブリッジの臨界温度 $T_c$ は87 Kである。2回的高温プロセス(層間絶縁膜CeO<sub>2</sub>薄膜：800 K，上部YBaCuOブリッジ：720 K)を含

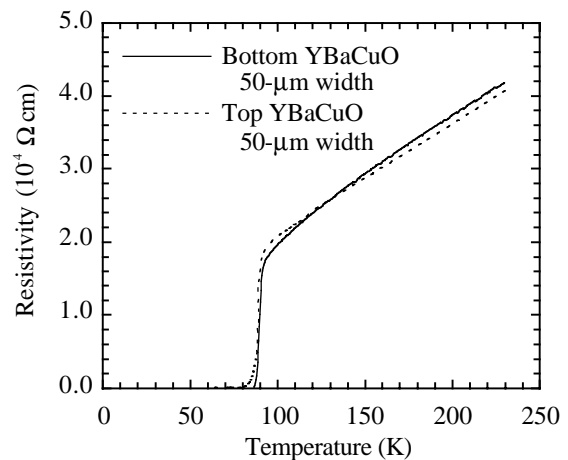


図 1 7 作製した積層構造の下部YBaCuOブリッジ，上部YBaCuOブリッジに対する，抵抗率の温度変化。

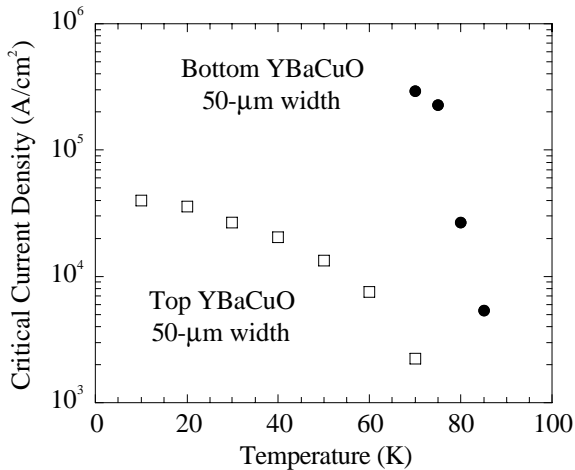


図 1 8 作製した積層構造の、下部YBaCuOブリッジ、上部YBaCuOブリッジに対する、臨界電流密度の温度変化。

むプロセスを経た後でも、下部YBaCuOブリッジの超電導特性の劣化が見られないことから、プロセス温度に対してCeO<sub>2</sub>薄膜とYBaCuO薄膜界面が化学的に安定であると考えられる。一方、上部YBaCuOブリッジの抵抗率は、 $T_c$ 近傍で多少すそを引き、 $T_c$ は80Kである。

図 1 8 に下部・上部ブリッジに対する臨界電流密度 $J_c$ の温度変化を示す。下部ブリッジの $J_c$ は、77Kにおいて $1 \times 10^5 \text{ A/cm}^2$ と比較的良好な値を示しているが、上部YBaCuOブリッジの $J_c$ は、40Kでも $2 \times 10^4 \text{ A/cm}^2$ 程度と低い値を示した。上部ブリッジの $J_c$ が小さい理由として、下部ブリッジは構造の無いCeO<sub>2</sub>バッファ層上に作製したのに対し、上部ブリッジは下部ブリッジを乗り越える構造となるため、下部ブリッジによる段差付近に粒界が生じ、臨界電流密度を低下させているためと考えられる。

クロスオーバー構造における絶縁抵抗率を精密に測定した結果を、図 1 9 に示す。絶縁抵抗率の変化は、CeO<sub>2</sub>結晶の欠陥による伝導と考えられる。クロスオーバー構造の面積は $10 \times 50 \mu\text{m}^2 \sim 50 \times 50 \mu\text{m}^2$ である。全ての面積で80Kで $3 \times 10^8 \Omega\text{cm}$ （抵抗値として330M $\Omega$ ）と極めて高い絶縁性を持つことが分かった。これより、絶縁膜内のピンホールは存在しないと考えられる。

以上より、CeO<sub>2</sub>絶縁膜は、優れた絶縁抵抗を有する、高温超電導集積回路に適した層間絶縁膜絶縁材料であることが分かった。

### 3.6 YBaCuO配線を有する積層型接合

YBaCuO積層型接合作製技術とCeO<sub>2</sub>層間絶縁膜を用いた積層構造作製技術を組み合わせ、YBaCuO配線を有する積層型接合の作製を試みた<sup>25)</sup>。

CeO<sub>2</sub>は、積層型接合作製に用いている(110)SrTiO<sub>3</sub>基板には、(111)配向のCeO<sub>2</sub>薄膜が優位に成長する。配線

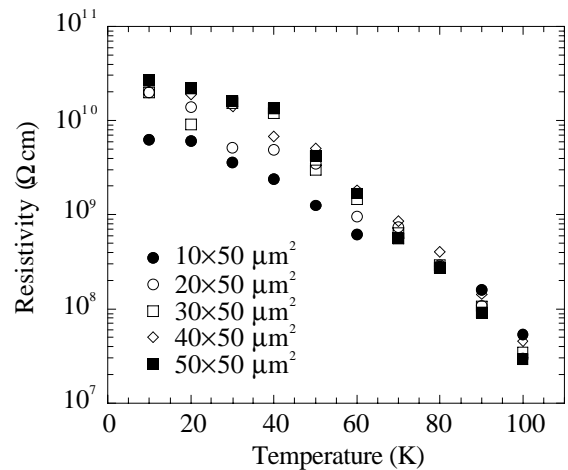


図 1 9 クロスオーバー構造における絶縁抵抗率。

層やグランド層としてYBaCuO薄膜の利用を考えると、臨界電流密度や磁場侵入長の異方性の点から、 $c$ 軸配向YBaCuO薄膜を用いることが有利であるが、(111)配向CeO<sub>2</sub>薄膜上に $c$ 軸配向YBaCuO薄膜を作製することは難しい。そのため、(110)SrTiO<sub>3</sub>基板上に(100)に配向を制御したMgOバッファ層を作製し、CeO<sub>2</sub>層間絶縁膜の配向を(100)に制御し、 $c$ 軸配向YBaCuO薄膜を作製した。

積層薄膜は、(110)SrTiO<sub>3</sub>基板上に、MgOバッファ層24nm、CeO<sub>2</sub>層間絶縁膜200nm、YBaCuO薄膜300nmの順に作製した。MgOバッファ層およびCeO<sub>2</sub>層間絶縁膜は反応性スパッタリング法を用い、同一真空中で連続して作製した。スパッタガスとしてAr $\sim 16\text{sccm}$ 、O<sub>2</sub> $\sim 9\text{sccm}$ を導入し、全圧を、MgOバッファ層作製時は1Pa、CeO<sub>2</sub>層間絶縁膜作製時は2Paに制御した。基板温度は、MgOバッファ層作製時700、CeO<sub>2</sub>層間絶縁膜作製時は、740に設定した。ターゲットパワー密度は、どちらも $1.6 \text{ W/cm}^2$ とした。典型的な成膜速度は、MgO:  $1.2 \text{ nm/min}$ 、CeO<sub>2</sub>:  $10 \text{ nm/min}$ である。薄膜作製に先立ち、MgOバッファ層作製の条件にて、基板クリーニング（パワー密度 $1.3 \text{ W/cm}^2$ ）を行った。MgO/CeO<sub>2</sub>二層膜作製後、純オゾンガスを基板近傍に供給し、二層膜の高品質化を行った。

YBaCuO配線層は、OFF-AXISパルスレーザー蒸着法を用い、*ex-situ*で作製した。高密度YBaCuOターゲット（組成比Y:Ba:Cu=1:2:3）を、ArFエキシマレーザーを用い、パルスレーザー法で作製した。蒸着中、酸素100sccmを基板近傍に導入し、圧力を60Paに制御した。基板温度は820とした。成膜レートは、 $15 \text{ nm/min}$ 程度であった。成膜後、酸素1気圧中にて積層薄膜を冷却した。

図 2 0 に、作製した積層薄膜のX線回折( $\theta$ - $2\theta$ 法)の結

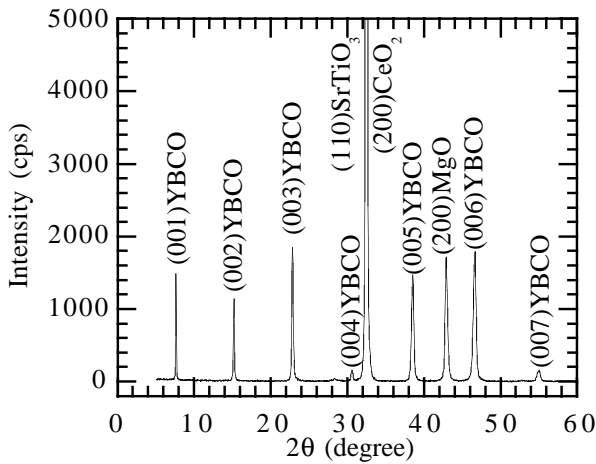


図2 0 作製した(110)SrTiO<sub>3</sub>基板/MgOバッファー層/CeO<sub>2</sub>層間絶縁膜/YBaCuO積層薄膜のx線回折測定結果。

果を示す。図より明らかなように、MgOの(200)ピークが観測され、(110)SrTiO<sub>3</sub>基板上に作製したMgO薄膜が(100)配向していることが明らかになった。CeO<sub>2</sub>薄膜については、明瞭なピークは観測されていないが、(100)配向MgOバッファー層の上部なので、(100)配向していると考えられる。(100)配向で有るとすると、CeO<sub>2</sub>のピークは(110)SrTiO<sub>3</sub>基板のピークと重なり観察することはできず、図2 0と矛盾しない。CeO<sub>2</sub>層間絶縁膜上部に作製したYBaCuO薄膜は、明瞭な(00r)ピークを示しており、c軸配向薄膜であることが確認された。

またYBaCuO薄膜の臨界温度を評価したところ、 $T_c \sim 85\text{K}$ という、比較的高い値を示した。これは、通常、純オゾンを用いた反応性同時蒸着法で(110)SrTiO<sub>3</sub>基板上に作製したYBaCuO薄膜と同等である。

以上より、(110)SrTiO<sub>3</sub>基板上に、(100)配向MgOバッファー層を用い、CeO<sub>2</sub>層間絶縁膜を作製することにより、(103)配向YBaCuO積層型接合の配線層として利用可能な、高品質c軸配向YBaCuO薄膜を作製可能であることが明らかとなった。

以上の結果を基に、層間絶縁膜としてMgO/CeO<sub>2</sub>二層膜を用い、YBaCuO配線を持つ積層型接合の作製を試みた。図2 1 (a)に作製した20×20μm<sup>2</sup>接合のSEM写真、図2 1 (b)に断面の模式図を示す。高温超電導配線を用いるため、前述したAu配線接合の作製プロセスに比べ、2回の高温プロセス、および3回のエッチングプロセスを追加した。

ここで作製プロセスについて簡単に述べる。通常金の配線接合との比較を行うため、YBaCuO/PrBaCuO/YBaCuO積層薄膜の作製方法および組成、膜厚などの条件は通常のプロセスと同様である。ただし、後の高温プロセスで金がYBaCuO中に拡散するのを防ぐため、保護

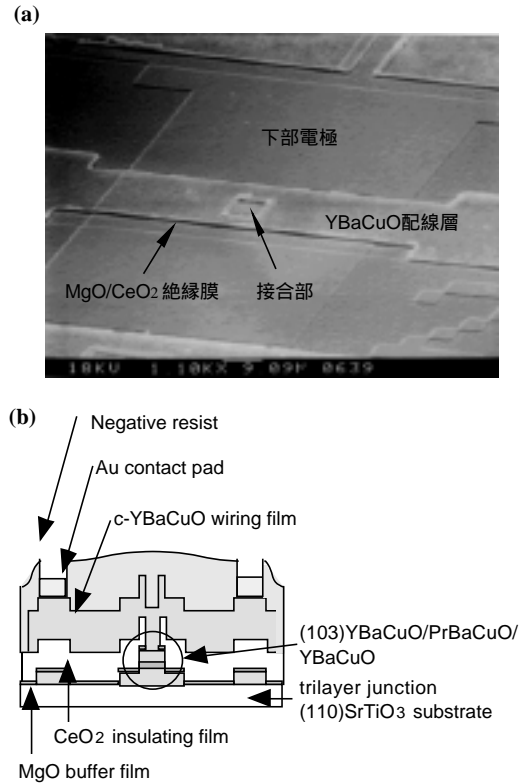


図2 1 (a)作製したYBaCuO配線積層型接合の顕微鏡写真。(b)断面模式図。

用の金薄膜を積層薄膜上部に作製していない。ベース電極、および接合パターンは、LN<sub>2</sub>-ECRドライエッチング法で作製した。その後、(100)配向MgOバッファー層36nm、およびCeO<sub>2</sub>層間絶縁膜300nmは、二層膜作製と同条件で基板全面に作製した。接合上部電極へのコンタクトホールをLN<sub>2</sub>-ECRドライエッチング法で作製したのち、YBaCuO配線層640nmを、OFF-AXISパルスレーザー蒸着法で作製した。一度、大気に解放後、Auコンタクト層を真空蒸着法(圧力:  $8 \times 10^{-5}\text{Pa}$ 、基板温度: 室温)で作製した。再びLN<sub>2</sub>-ECRドライエッチング法で、上部配線パターン、およびコンタクト層をパッドの形状に加工した。最後にOMRネガレジスト塗布し、保護層とした。

YBaCuO配線層作製後、X線回折( $\theta$ - $2\theta$ 法)によりMgOバッファー層およびYBaCuO配線層の配向を調べたところ、それぞれ(100)配向、およびc軸配向であることを確認した。作製した接合について、YBaCuO配線層が抵抗的な特性を示したため、接合特性を評価することはできなかった。X線回折では、YBaCuO配線層はc軸配向を示していたので、YBaCuO配線層は超電導特性を示すと考えている。YBaCuO配線層が抵抗特性を示す原因は、現在のところ明らかではないが、下部電極及びコンタクトホール部にできる段差が原因で粒界が発生している可能性が考えられる。また、(103)配向YBaCuO下部電極上

のMgO/CeO<sub>2</sub>層間絶縁膜上に作製したYBaCuO配線層の劣化の可能性がある。

#### § 4 まとめ

デジタルエレクトロニクス応用を目的とした高温超電導デバイス，特に，高温超電導ジョセフソン素子の開発では，将来集積化が可能な素子作製技術の開発・確立が極めて重要である。すでに，PrBaCuO膜をバリア層としたYBaCuO積層型ジョセフソン素子において，臨界電流密度および接合抵抗の分布が35%以下であることが達成され，10個程度の接合を用いた回路の作製が可能な段階にある。一方，将来の高温超電導素子回路では，数100個以上の接合を組み合わせた集積回路が求められ，ジョセフソン接合の特性分布は10%以下に制御する必要がある。また，将来の高温超電導集積回路では，低損失配線・低インダクタンス・増加する回路設計に対する柔軟性など電子回路の種々な要求を満たす多層積層構造が不可欠である。これら研究課題を克服するには，能動素子である高温超電導ジョセフソン素子の作製技術の開発だけでは不十分であり，グラウンドプレーン・層間絶縁膜・超電導層間コンタクト・超電導配線・配線間絶縁構造などの技術開発が極めて重要である。以上の観点から，接合特性の高品質化のため，バリア層の結晶性および電子特性をより高精度に制御するとともに，超電導膜とバリア層との間に存在する界面特性の高性能制御技術の開発を進め，より高度な多層積層構造を実現するための基盤技術の開発を行う必要がある。

#### 謝 辞

有益な討論をしていただきました，高田進氏（現埼玉大学教授），旧超電導エレクトロニクス研究室の皆様感謝いたします。本研究の遂行に，激励とご支援をいただいた，梶村皓二所長，坂本統徳電子デバイス部長，清水肇電子基礎部長，鶴島稔夫元電子デバイス部長（現九州大学教授），小野雅敏前電子デバイス部長（現情報処理振興事業協会理事）に感謝いたします。

#### 参 考 文 献

- 1) M. Matsumoto, H. Akoh, and S. Takada, *J. Appl. Phys.* **66** (1989) 3907.
- 2) T. Terashima, Y. Bando, K. Iijima, K. Yamamoto, K. Hirata, *Appl. Phys. Lett.* **53** (1988) 2232.
- 3) C. T. Rogers, A. Inam, M. S. Hegde, B. Dutta, X. D.

- Wu, and T. Venkatesan, *Appl. Phys. Lett.* **55** (1989) 2032.
- 4) H. Sato, H. Akoh, and S. Takada, *IEEE. Trans. Appl. Supercond.* **3** (1993) 2377.
- 5) J. B. Barner, C. T. Rogers, A. Inam, R. Ramesh, and S. Bersey, *Appl Phys. Lett.* **59** (1991) 742.
- 6) T. Hashimoto, M. Sagoi, Y. Mizutani, J. Yoshida, and K. Mizushima, *Appl. Phys. Lett.* **60** (1992) 1756.
- 7) A. Fujimaki, H. Terai, Y. Sawada, Y. Takai, and H. Hayakawa, 4th International Superconductive Electronics Conference (ISEC93, Boulder, 1993) 227 (1993).
- 8) T. Umezawa, D. J. Lew, S. K. Streiffer, and M. R. Beasley, *Appl. Phys. Lett.* **63** (1993) 3231.
- 9) H. Akoh, C. Camerlingo, and S. Takada, *Appl. Phys. Lett.* **56** (1990) 1487.
- 10) S. Hosokawa, and S. Ichimura, *Rev. Sci. Instrum.* **62** (1991) 1614.
- 11) T. Shimizu, H. Nonaka, S. Hosokawa, S. Ichimura, and K. Arai, *Physica C*, **185-189** (1991) 2003.
- 12) H. Sato, H. Akoh, K. Nishihara, M. Aoyagi, and S. Takada, *Jpn. J. Appl. Phys.* **8A** (1992) L1044.
- 13) H. Akoh, H. Sato, and S. Takada, *IEEE Trans. of Appl. Supercond.* **3**, 2990 (1993) 2990-1993.
- 14) H. Sato, H. Akoh, and S. Takada, 4th International Superconductive Electronics Conference (ISEC93, Boulder, 1993) 250 (1993).
- 15) H. Sato, H. Akoh, and S. Takada, *Appl. Phys. Lett.* **64** (1994) 1287.
- 16) Hiroshi Sato, Hiroshi Akoh, Masahiro Aoyagi and Susumu Takada, *Advances in Superconductivity VI*, eds. T. Fujita and Y. Shiohara (Springer-Verlang Tokyo, 1993) 1063, (1993).
- 17) G. F. Virshup, M. E. Klausmeier-Brown, I. Bozovic, and J. N. Eckstein, *Appl. Phys. Lett.* **60** (1992) 2288.
- 18) M. E. Klausmeier-Brown, G. F. Virshup, I. Bozovic, J. N. Eckstein, and K. S. Ralls, *Appl. Phys. Lett.* **60** (1992) 2806.
- 19) R. L. Fink, M. Thompson, C. Hilbert, and H. Kroger, *Appl. Phys. Lett.* **61** (1992) 595.
- 20) H. Satoh, J. Fujita, T. Yoshitake, and H. Tsuge, *Appl. Phys. Lett.* **62** (1993) 1685.
- 21) A. E. Lee, J. A. Luine and C. L. Pettiette-Hall: *IEEE Trans. Appl. Supercond.* **5** (1995) 2980.
- 22) H. Sato, N. Nakamura, S. R. Gjøen, and H. Akoh, *Jpn. J. Appl. Phys.* **35** (1996) L1411.

- 23) H. Sato, S. R. Gjøen, H. Akoh, N. Nakamura, and K. Hara, *IEEE Trans. Appl. Supercond.* **7** (1997) 2510.
- 24) B. Schulte, M. Maul, P. Häussler and H. Adrian: *Appl. Phys. Lett.*, **62** (1993) 633.
- 25) H. Sato, H. Akoh, T. Onizawa, K. Hohkawa, A. Tomioka and U. Kawabe, Submitted to *IEEE Trans. Appl. Supercond.*
- 26) H. Akoh, H. Sato, N. Nakamura and S. Takada, *Jpn. J. Appl. Phys.* **33**, L766 (1994) L766-768.
- 27) H. Sato, N. Nakamura, M. Aoyagi, S. Oshida, H. Akoh and S. Takada, *Advances in Superconductivity VII*, eds. K. Yamafuji and T. Morishita (Springer-Verlag, Tokyo, 1994) 1091 (1994).
- 28) B. J. Lin, *Solid State Technol.* **26** (1983) 105.
- 29) M. Aoyagi, A. Shoji, S. Kosaka, F. Shinoki, and S. Takada, 2nd International Superconductive Electronics Conference (ISEC87, Tokyo, 1987) 222 (1987).
- 30) M. Aoyagi, H. Nakagawa, I. Kurosawa, and S. Takada, *IEEE Trans. Appl. Supercond.* **2** (1992) 183.
- 31) H. Sato, T. Hirata, N. Nakamura, S. R. Gjøen, H. Akoh, and S. Takada. *Applied Superconductivity 1995*, eds D. Dew-Hughes (IOP, Bristol and Philadelphia, 1995) 927 (1995).
- 32) Hiroshi Sato, Ryuji Miyakawa, Norito Nakamura, Stein Roar Gjoen, Hiroshi Akoh and Susumu Takada, *Jpn. J. Appl. Phys.* **35** (1996) L311 .
- 33) Hiroshi Sato, Hiroshi Akoh, S. Takada, and R. Miyagawa, *IEEE Trans. Appl. Supercond.* **7** (1997) 2165.

(1999. 2.15受付)